

(19)日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開2001-142448

(P2001-142448A)

(43)公開日 平成13年5月25日 (2001.5.25)

(51)Int.Cl.<sup>7</sup>

G 0 9 G 5/10  
H 0 4 N 5/66

識別記号

F I

テマコード(参考)

G 0 9 G 5/10  
H 0 4 N 5/66

B 5 C 0 5 8  
A 5 C 0 8 2

審査請求 未請求 請求項の数4 O L (全4頁)

(21)出願番号 特願2000-131515(P2000-131515)  
(22)出願日 平成12年4月26日 (2000.4.26)  
(31)優先権主張番号 特願平11-248567  
(32)優先日 平成11年9月2日 (1999.9.2)  
(33)優先権主張国 日本 (JP)

(71)出願人 000005108  
株式会社日立製作所  
東京都千代田区神田駿河台四丁目6番地  
(72)発明者 古畠 充由  
神奈川県横浜市戸塚区吉田町292番地 株  
式会社日立製作所デジタルメディアシステム事業部内  
(72)発明者 大塚 房夫  
神奈川県横浜市戸塚区吉田町292番地 株  
式会社日立製作所デジタルメディアシステム事業部内  
(74)代理人 100075096  
弁理士 作田 康夫

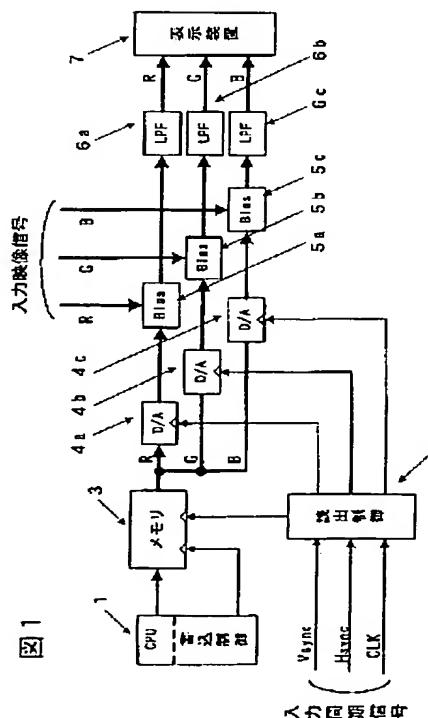
最終頁に続く

(54)【発明の名称】 表示装置

(57)【要約】

【課題】表示面に存在する輝度・色むらを簡単に補正できる技術の提供。

【解決手段】表示面を複数に分割して設けた輝度補正点の代表点を調整点とし、該調整点の調整値から各輝度補正点に対し補間演算を行い輝度補正值とすることで、輝度むら・色むらの調整を行う。



## 【特許請求の範囲】

【請求項1】原色映像信号、水平同期信号及び垂直同期信号を入力信号とする表示装置であって、前記映像信号の直流レベルを可変するバイアス回路と、バイアスの振幅を制御するデジタル／アナログ変換器と、前記同期信号に同期して各色のバイアス波形を再生するためのNビット (Nは2以上の整数) で構成される特徴点階調データを複数保持するメモリと、前記各特徴点階調データを2次元表示面に対して格子状に配列された輝度補正点に対応させ任意に生成し、輝度補正点間の階調データを補間計算し生成する演算処理装置と、を具備したことを特徴とする表示装置。

【請求項2】前記輝度補正点の一部を調整点とし、該調整点に対する特徴点階調データ以外は該調整点階調データから補間計算によって全輝度補正点に対応する特徴点階調データを算出するアルゴリズムを有する演算処理装置を具備した請求項1に記載の表示装置。

【請求項3】映像信号、水平同期信号及び垂直同期信号を入力信号とする表示装置において、表示面上の中央部を含む複数の所定位置の色むらを補正するデータを抽出し、前記所定位置以外の領域の色むらを補正するデータを、前記抽出されたデータに基づいて演算生成する演算処理手段と、前記演算処理手段により生成された表示面全体の補正データを保持するメモリと、前記同期信号に応答して前記メモリから前記補正データの読み出しを制御する読み出し制御手段と、を有し、前記補正データに基づいて前記映像信号の直流レベルを制御して色むら補正を行うことを特徴とする表示装置。

【請求項4】前記演算処理手段は、表示面中央部の所定位置の補正データに基づいて演算を行い、外側方向の所定位置の補正データに基づく演算を順次行うようにしたことを特徴とする請求項3記載の表示装置。

## 【発明の詳細な説明】

## 【0001】

【発明の属する技術分野】本発明は、ブラウン管、液晶、プラズマ等の表示手段を有する表示部の駆動回路に関し、特に、表示面内のRGB原色間での輝度差に起因する色むらを補正する技術に関する。

## 【0002】

【従来の技術】従来の公知技術として、特公平06-04038187号に記載されたものがある。

## 【0003】

【発明が解決しようとする課題】従来技術では、液晶パネルを表示素子とし、表示面内を例えば $15 \times 15$ ポイントの調整点で区画化しその輝度値を保持するフレームメモリと、その間を補間演算させるハードウェアと、補間演算の出力信号により映像信号の直流電圧を制御する手段を具備し、これを表示面内の輝度むら及び各原色に適用することにより色むらを補正する手段を提供しているが、滑らかな補間を行う場合高価になること、及び、

10

補間部分の輝度値を調整する場合、相隣り合う複数の調整点に対して再調整が必要になり調整時間が増えるという課題があった。

【0004】本発明は、これらの欠点を改良するために成されたものであり、高品位でかつ調整時間を短くできる色むら補正が可能な表示装置を提供することにある。

## 【0005】

【課題を解決するための手段】上記の目的を達成するため、本発明では、映像信号の直流レベルを可変するバイアス回路と、バイアスの振幅を制御するデジタル／アナログ変換器と、同期信号に同期して各色のバイアス波形を再生するための各々Nビットで構成される特徴点階調データを複数保持するメモリと、前記各特徴点階調データを2次元表示面に対して格子状に配列された輝度補正点に対応させ、前記特徴点階調データを任意に生成し、輝度補正点間の階調データを補間計算し生成するCPUで構成とする。

20

【0006】また、上記輝度補正点の一部を調整点とし、該調整点に対する特徴点階調データ以外は該調整点階調データから補間計算によって全輝度補正点に対応する特徴点階調データを算出するアルゴリズムを有する構成とする。

## 【0007】

【発明の実施の形態】図1は、本発明による色むら補正機能を有する映像表示装置の一実施例を示す構成図である。

30

【0008】1は書き込み制御を行う中央演算処理装置CPUであり、2はメモリ回路、3は読み出し制御回路、4a, 4b, 4cはDAコンバータ、5a, 5b, 5cは映像信号バイアス制御回路、6a, 6b, 6cはローパスフィルタ回路、7は映像表示部である。

【0009】図2及び図3は、表示装置の表示面を水平方向、垂直方向にそれぞれ分割し、格子状に配列した輝度補正点の例を示している。図2では、水平方向15、垂直方向13、図3では、水平方向17、垂直方向13に分割しているが、水平・垂直方向の分割数は $m \times n$ のように任意に設定が可能である。図中の白丸10は輝度補正点を示し、黒丸11は代表調整点を示している。

【0010】以下、図1、図2、図3に従って説明する。

50

【0011】CPU1により演算された輝度補正点のN(例えば8)ビットの階調データを各原色別にメモリ3に格納する。読み出し制御回路2により、垂直同期信号Vsync、水平同期信号Hsync、クロックCLKなどの入力同期信号に同期してメモリ3に格納された各階調データを2次元映像表示面に対応させて出し、デジタル／アナログ変換器(以下、DAコンバータと称す)4a, 4b, 4cに送出する。DAコンバータ4a, 4b, 4cでアナログ信号に変換された各階調データは、各原色毎に映像信号バイアス制御回路5a, 5b, 5cに供給される。そして、赤色

R、緑色G、青色Bの各色の入力信号は制御回路5a、5b、5cにより、輝度レベルが制御されてローパスフィルタ回路6a、6b、6cを介して映像表示装置7へ出力される。

【0012】この時、CPU1は輝度補正点の階調データを以下のように演算する。

【0013】輝度補正点の座標と輝度補正值および調整値を以下のように定義する。

【0014】(i, j)は、図2及び図3の左上を座標(0, 0)とし、水平右側方向をi、垂直下側方向をjとしたときの表示面の座標を示す。

【0015】D(i, j)は、座標(i, j)の輝度補正点の輝度補正值を示す。

【0016】d(i, j)は、座標(i, j)の輝度補正点の変化量を示す。

【0017】輝度補正点の階調データの演算例1を図2を用いて説明する。

【0018】第一に、調整者は、まず表示面中央(座標(7, 6))に位置する代表調整点11aを直接調整する。

この変化量d(7, 6)は下式に示すように、全ての輝度補正点の階調データに加算され、表示面全域の輝度が一様に変化する。

【0019】D(i, j) = D(i, j) + d(7, 6) (但し、0 ≤ i ≤ 14, 0 ≤ j ≤ 12) 次に、調整者は、調整点11aの外側(上、下、左、右方向)に位置する代表調整点11b、11c、11d、11eの調整を行い、他の輝度補正点に対しては、下式の演算を順次行う。この時、代表調整点を含む座標に関しては調整が行われない様に演算処理される。

【0020】D(i, j) = D(i, j) + d(3, 6) × (i-7) × (j-1)/32 (但し、2 ≤ i ≤ 12, 0 ≤ j ≤ 12)

D(i, j) = D(i, j) + d(11, 6) × (i-3) × (j-7)/32 (但し、2 ≤ i ≤ 12, 0 ≤ j ≤ 12)

D(i, j) = D(i, j) + d(7, 2) × (j-6) × (j-10)/32 (但し、1 ≤ i ≤ 13, 1 ≤ j ≤ 11)

D(i, j) = D(i, j) + d(7, 10) × (j-6) × (j-2)/32 (但し、1 ≤ i ≤ 13, 1 ≤ j ≤ 11)

\*

$$d(i, j) = \sum_{x=0}^{2, 8, 14, 16} \left( \sum_{r=0}^{2, 6, 10, 12} d(I, J) \times \prod_{\substack{s=0 \\ s \neq x \\ s \neq r}}^{2, 8, 14, 16} \frac{(i-x)(j-y)}{(I-x)(J-y)} \right) \dots \text{【数1】}$$

【0027】但し、i = 0, 1, 2, 8, 14, 16, x = 0, 2, 8, 14, 16, j = 0, 1, 2, 6, 10, 12, y = 0, 2, 6, 10, 12 (y ≠ J)

前述の演算例1と同様にCPU1は全輝度補正点に対する輝度補正值を演算後、垂直方向の輝度補正点間の輝度補正值を隣り合う輝度補正点の階調データから線形補間演算を行い、メモリに出力する。

【0028】上記演算例1或いは演算例2に示した調整による色むら補正で不十分の場合には、代表調整点を増

\* 次に調整点11aの外側(左上、左下、右上、右下方向)に位置する調整点11f、11g、11h、11iの調整を行い、他の輝度補正点に対しては、下式の演算を順次行う。この時、代表調整点を含む座標に関しては調整が行われない様に演算処理される。

【0021】D(i, j) = D(i, j) + d(3, 2) × (i-7) × (i-1) × (j-6) × (j-10)/1024 (但し、3 ≤ i ≤ 7, 2 ≤ j ≤ 6)

D(i, j) = D(i, j) + d(3, 10) × (i-7) × (i-11) × (j-2) × (j-6)/1024 (但し、2 ≤ i ≤ 12, 6 ≤ j ≤ 10)

10 D(i, j) = D(i, j) + d(11, 2) × (i-3) × (i-7) × (j-6) × (j-10)/1024 (但し、7 ≤ i ≤ 11, 2 ≤ j ≤ 6)

D(i, j) = D(i, j) + d(11, 10) × (j-3) × (i-7) × (j-2) × (j-6)/1024 (但し、7 ≤ i ≤ 11, 6 ≤ j ≤ 10)

CPU1は全輝度補正点に対する輝度補正值を演算後、垂直方向の輝度補正点間の輝度補正值を隣り合う輝度補正点の階調データから線形補間演算を行い、メモリに出力する。

【0022】このように画面中央から外側に調整すること、及び上記に示すように、全ての輝度補正点を調整するのではなく輝度補正点の一部を調整点とし、かつ、既に調整を施した輝度補正点の輝度補正值が変化しないような演算をすることにより、精度を保ちながら調整時間を短縮することが可能であり、画面中央から外側に向かい色むらを除去していくため調整者が画面を見ながら順次調整を行う場合には適する。

【0023】輝度補正点の階調データの他の演算例2を図3を用いて説明する。

【0024】本発明の色むら補正回路の外部に、表示画面上の調整点の色度を一括して測定し補正值をCPU1に転送する手段(図示せず)を設けた場合は、順次調整を行う必要はないため画面全体の色むらを一括して除去可能な以下に示す補間演算式が適する。

【0025】D(i, j) = D(i, j) + d(i, j)

【0026】

【数1】

加させて更に細かく補正することも可能である。また、光学的な歪みにより局所的な色むらが残存する場合には、単独の輝度補正点の調整を行うことも可能である。

【0029】また、映像表示面の左右端の輝度補正点の補正值が大きく異なりローパスフィルタ回路6においてもその段差を吸収できず表示面上に縦筋が生じる場合は、表示面外すなわち映像信号のブランкиング期間に補正点を配置し、CPU1によりその補正值を前後の補正值から演算し設定することで除去することが可能である。

## 【0030】

【発明の効果】以上説明したように、表示面を分割し輝度むら、色むらを補正する際に、分割した全ての輝度補正点を調整するのではなく輝度補正点の一部を代表調整点とし、画面中央の調整点から外側の調整点の調整すること、かつ、既に調整を施した輝度補正点の輝度補正值が変化しないような演算を行うことにより、調整時間の短縮、且つ精度を保ちながら表示面を滑らかに補正し一様な輝度で映像を表示することができる。

## 【図面の簡単な説明】

【図1】本発明による実施例のブロック図を示す。

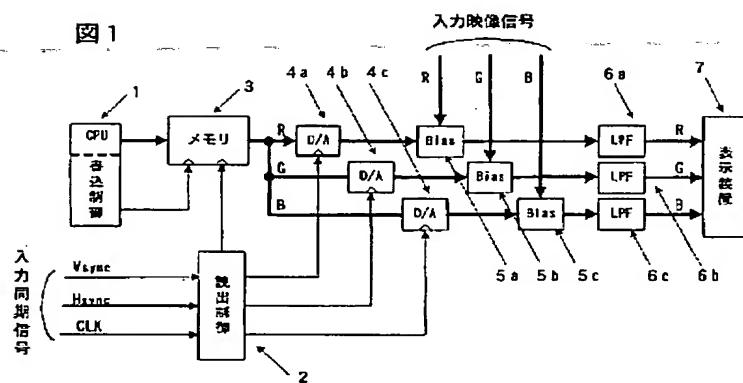
【図2】水平15、垂直13に分割した映像表示領域、輝度補正点の配置例を示す。

【図3】水平17、垂直13に分割した映像表示領域、輝度補正点の配置例を示す。

## 【符号の説明】

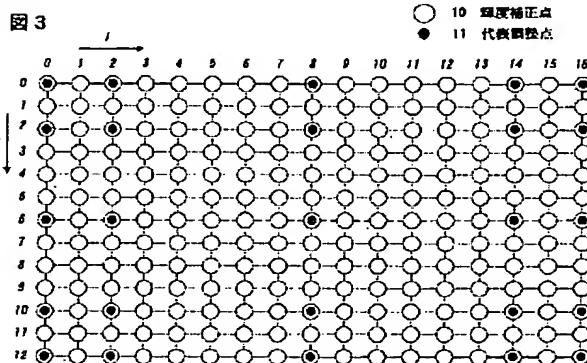
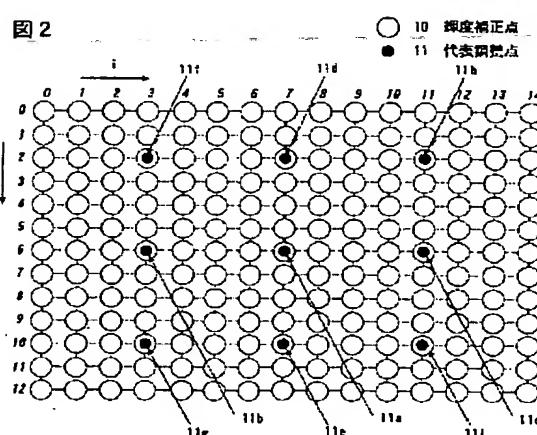
- 1 … C P U (演算回路、書き込み制御回路)、
- 2 … メモリ回路、
- 3 … 読み出し制御回路、
- 4 a, 4 b, 4 c … ディジタル-アナログ変換回路、
- 5 a, 5 b, 5 c … 映像信号バイアス制御回路、
- 6 a, 6 b, 6 c … ローパスフィルタ回路、
- 7 … 映像表示装置、
- 10 … 輝度補正点、
- 11 … 代表調整点。

【図1】



【図3】

【図2】



フロントページの続き

(72)発明者 池田 幸

神奈川県横浜市戸塚区吉田町292番地 株  
式会社日立製作所デジタルメディアシステム  
事業部内

Fターム(参考) 5C058 AA01 AA06 AA11 BA06 BA35

BB05 BB11

5C082 BA34 BA35 BB25 CA12 CA81

CA85 CB01 CB06 DA51 MM02

MM10